

## リレーを用いた計算機の製作

システム科学技術学部 知能メカトロニクス学科  
1年 中島 佑基  
指導教員 システム科学技術学部 知能メカトロニクス学科  
教授 小谷 光司  
助教 小宮山崇夫

## 1. 目的

今日、身の回りには多くのコンピュータが存在する。パーソナルコンピュータやスマートフォンのような情報端末以外にも、多くの家電製品の中にコンピュータが存在している。コンピュータには計算を行う主要部品としてCPUを内蔵している。現在のCPUは、半導体を用い非常に微細な回路で構成されている。その原型の1つでもあるリレー計算機的设计を通じてコンピュータの基本原理を学ぶことが本研究の目的である。

## 2. 実施内容

## 1. リレーを使用した全加算器の設計

加算器は半加算器：Half Adder (以下 HA) と全加算

器：Full Adder (FA) の2種類に分けられる。HA と FA の違いは桁上げ信号を出力するかどうかである。

今回はリレーを使用するが、リレーの電気的な特性として、導通した状態での抵抗が極めて小さく、導通していない状態での抵抗はほぼ無限大という特徴がある。導通状態での抵抗が極めて小さいという特徴は、現在の半導体集積回路で用いられるトランジスタと大きく異なる点であり、直列に複数のリレーを接続しても問題がない。この特徴を活かして回路設計を行った。今回は4bitの2値の加算ができる計算機を作るためにFAを4基組み合わせたものを製作した。

表1 真理値表

| $X$ | $Y$ | $C$ | $S$ | $C'$ |
|-----|-----|-----|-----|------|
| 0   | 0   | 0   | 0   | 0    |
| 1   | 0   | 0   | 1   | 0    |
| 0   | 1   | 0   | 1   | 0    |
| 0   | 0   | 1   | 1   | 0    |
| 1   | 1   | 0   | 0   | 1    |
| 1   | 0   | 1   | 0   | 1    |
| 0   | 1   | 1   | 0   | 1    |
| 1   | 1   | 1   | 1   | 1    |

2値の入力をそれぞれ $X$ 、 $Y$ とし、桁上げ入力を $C$ 、出力を $S$ 、桁上げ信号を $C'$ とした。その入力と出力を真理値表としてまとめると表1のようになる。

次に使用するリレーを選定した。一般的な電源電圧で制御可能で、リレー制御信号のON信号とOFF信号でスイッチの接続点が異なる2接点型のスイッチ回路を持つ1C接点(1極双投形)DC12Vのマイクロリレー(オムロン製:G6E-134P-US-DC12V)を選択した。リレーで一般的な双投形の接点は、単なる接点のON、OFFのみ制御可能なトランジスタと大きく異なる特徴で、これを活かせば論理回路が

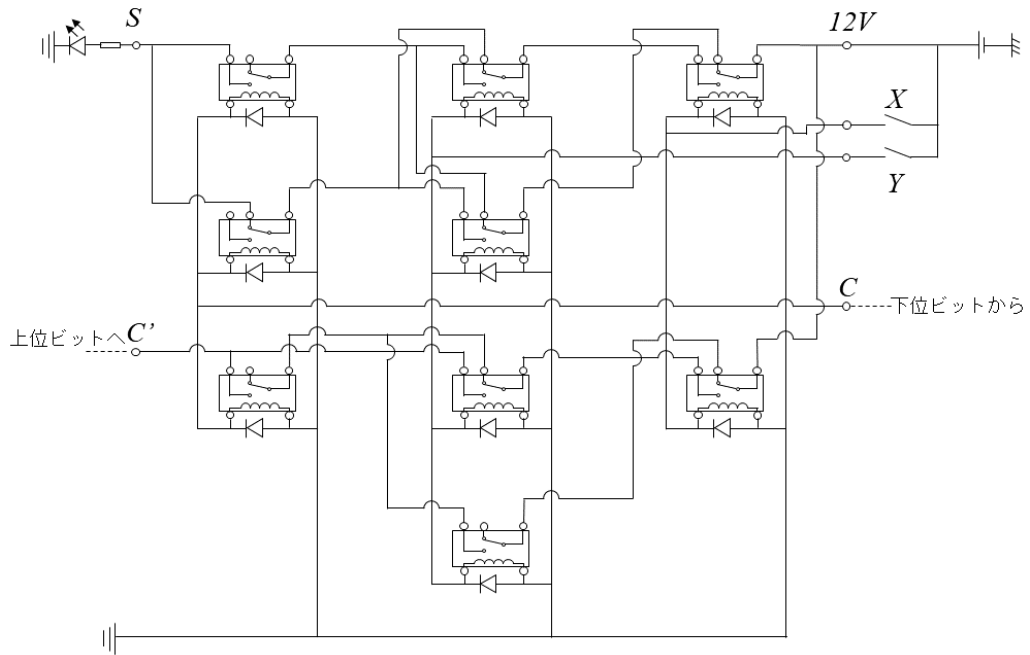


図1 真理値表をもとに作成したFAのリレー回路図

コンパクトに形成できる。

次に、入力に対して真理値表通りの出力を行う回路を設計した。設計した1bit分のFAの回路図が図1である。多段の直列構成が可能であり、2接点回路が構成可能なリレー論理回路の特徴を活用して設計した。リレーがOFFになるときに逆方向に大きな誘導起電力が発生するので、対策としてリレー駆動端子間にダイオードを取り付けた。

## 2. 試作

最初は設計した回路に問題がないか確認するためにブレッドボード上で1bit分のみ回路を組んだ。

実装した回路はたった1bit分とはいえ配線が複雑かつ窮屈でピンを挿し辛く、誤った場所に挿してしまったり、別の配線に触れて配線が抜けてしまったりすることがあり回路を組み上げるのに思っていた以上に時間がかかってしまった。実際にブレッドボード上に組み上げたものが図2である。正常な動作が確認できた。

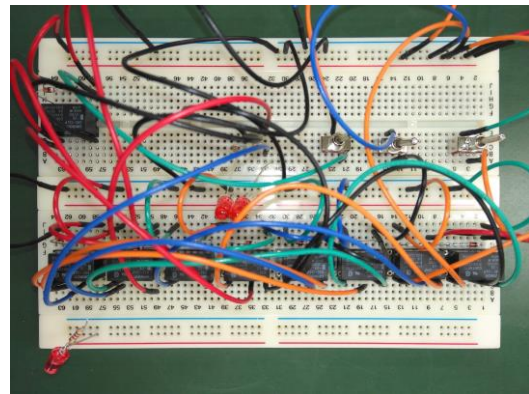


図2 ブレッドボード上に作製した1bitリレー回路

## 3. プリント基板の作成

試作した際にブレッドボード上に回路を組み上げるのは労力がかかるうえ配線間

違いが起きやすく、また配線が抜けやすいこともあり、プリント基板を作成して4bit分の回路を組み上げることにした。今回はサンハヤト クイックポジ感光基板を使用してプリント基板を作ることにした。基板の設計はフリーソフトのPCBEを使用した。

この基板は片面1層のため、パターンをクロスさせる際にジャンパ線などを用いる必要がある。22箇所もパターンがクロスする基板を設計してしまった。クロスする箇所が多くなり、はんだ付けの労力が増えてしまった。今後、プリント基板を設計する際はパターンが可能な限りクロスしないように設計したいと思った。

今回は、次の手順で基板を作成した。

- ① パターンを印刷したフィルムを固定して紫外線で露光する
- ② 現像液に入れて感光材を溶かす
- ③ エッチング液に入れてパターン以外の銅箔を溶かす
- ④ アセトンでパターン上の感光材をふき取る

今回使用した基板に対して露光器（紫外線ランプ）の大きさが小さく、工夫して露光する必要があった。最初は露光器を浮かして光を拡散させてみたが、端のほうで露光不足でパターン不良が起きてしまいました。次に露光機を動かし続けることで対処したが、残念ながらこれも露光がうまくできなかった。最後に2回に分けて半分ずつ露光したところうまく露光することができました。この際既定の時間より長く露光することでパターン不良を防ぐことができた。

そのほかにも、複数枚の基板を作ったが、現像液の使用枚数が進むにつれて反応速度が遅くなり、最後の数枚は現像にも苦労した。そのうえ、エッチング液も反応が進んだものを使用しており、既定の時間の2倍以上エッチングを行うことで銅箔を綺麗に溶かすことができた。完成した基板が図3である。

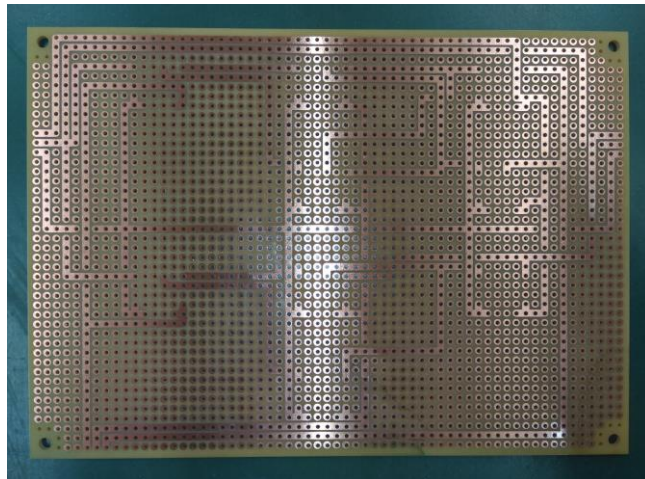


図3 作製したリレー回路基板

#### 4. プリント基板へのはんだ付け

前工程で完成した基板に必要な部品をはんだ付けした。

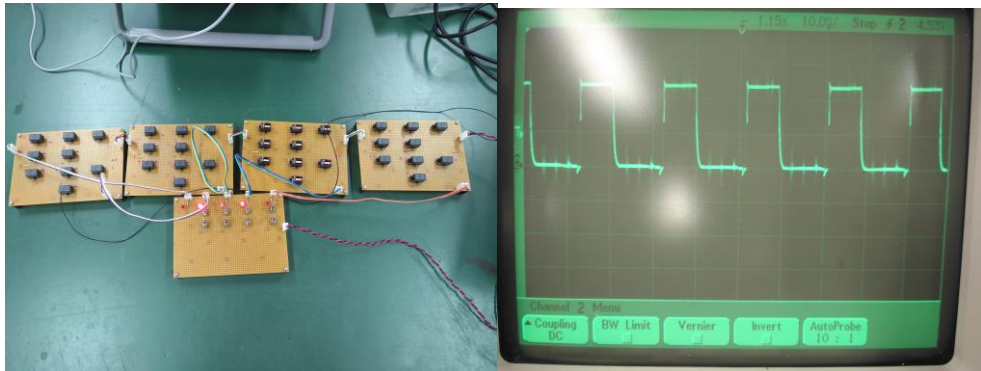


図4 4bit リレー計算機動作時の写真 図5 発振時のオシロスコープ画面

### 5. 4bit リレー計算機のテスト

動作テストの結果、想定通りの動作が確認できた。図4は実際に動作しているリレー計算機である。

$X$ はすべて1,  $Y$ はすべて0の入力にし、最上位ビットのS出力を最下位ビットのC入力に繋げることで4bit加算回路がリング発振する。この発振をオシロスコープで観測すると図5のようになった。この結果から4bitリレー計算機が計算にかかる時間は約10msであることが分かった。これはクロック周波数にすると100Hzに相当する。

また、消費電力はリレーの駆動数に応じて変化するが、10Wを超えることはなかった。

### 6. 考察

今日のコンピュータのCPUの動作周波数は4GHzを超えるものも多い。4GHzのCPUが1サイクルにかかる時間は250psである。今回作ったリレー計算機と比べると約4000万倍高速に動作すること考えられる。

先程例にしたようなCPUだと最大消費電力は90Wを超えるものがある。今回作った計算機は最大で10Wを超えることがなかったが、計算能力を考えると非常に効率が悪いと言わざるを得ない。

### 3. まとめ

リレー計算機を作る過程でコンピュータの基本原理の基礎を学ぶことができた。今後、より高度なコンピュータの動作原理を学んでいきたいと思った。

時間や予算の関係上複雑な計算が可能な計算機を作ることはできなかったが、リレーの特徴を生かした計算機を作ることができた。

また、ブレッドボードの使い方や、プリント基板の設計、感光基板での基板作成、部品のはんだ付けといった技術面についても学ぶことができた。